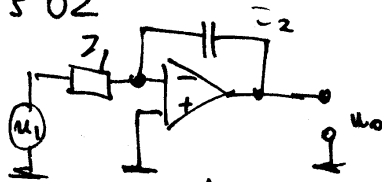


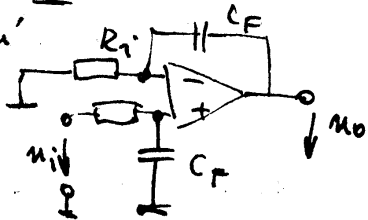
1. Integrátor s OZ
 Invertující



$$u_o(t) = -\frac{1}{RC} \int_0^t u_i(t) dt + U_{C0}$$

$$\frac{U_o(s)}{U_i(s)} = -\frac{Z_2}{Z_1} = -\frac{1}{s \cdot RC}$$

neinvertující



$$u_o(t) = \frac{1}{R_i C_F} \int_0^t u_i(t) dt + U_{C0}$$

$$\frac{U_o(s)}{U_i(s)} = \frac{1}{R_i C_F}$$

2. Statické / dynamické paměť / SRAM, DRAM

Statické - 1 bit buňku tvoří BKO - nutnost velkého prouku (vyjímka CMOS)

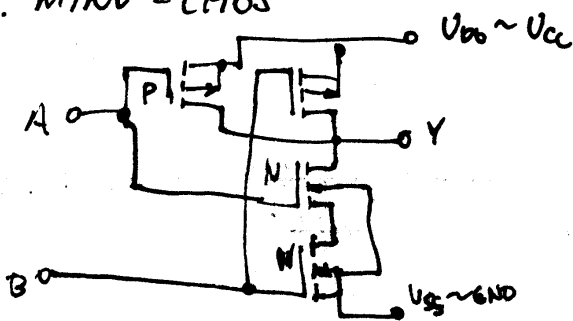
SRAM - statické paměť se libovolným přístupem pro čtení/zápis

Dynamické - používají tranzistory MOS a jejich kapacity v řídicícektodě

- hodnota paměťového bitu je určena velikostí náboje, je menší paměť obnovovat protočí náboj za čí0 vřádočí miliseč zanika - DRAM

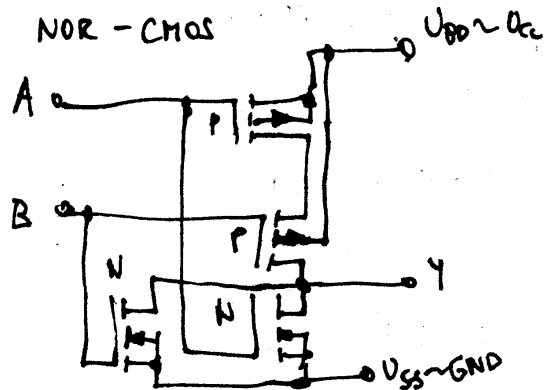
RAM - random Access memory - možnost náboje volit adresou, přístup ke každé buňce zabírá stejnou dobu.

3. NAND - CMOS

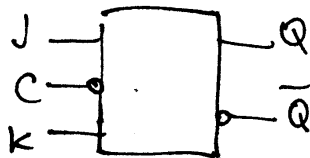


ke +U P zadržívá a N otevívá

NOR - CMOS

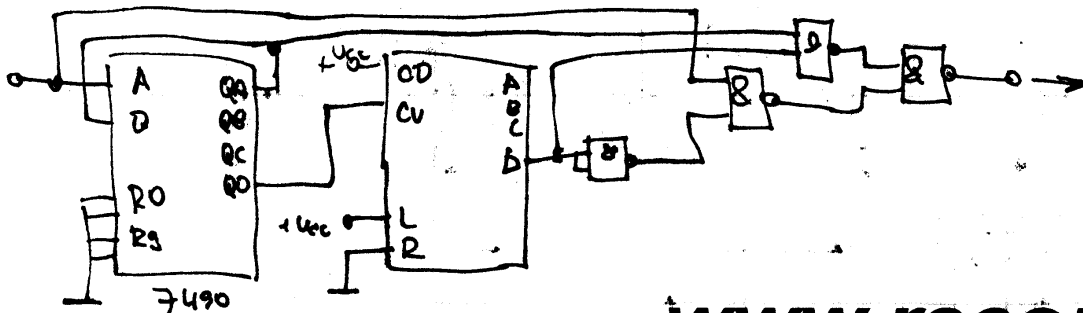


4. Zmočka J-K

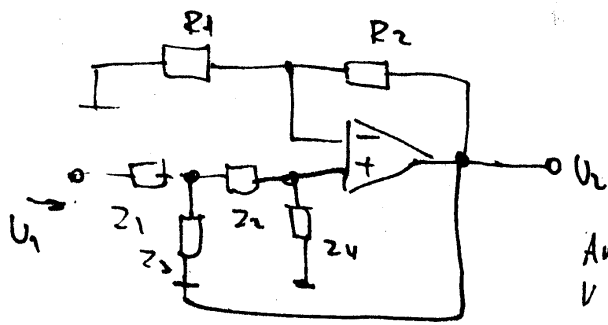


J	K	Q _n
0	0	Q _{n-1}
0	1	0
1	0	1
1	1	Q _{n-1}

5. Sirena ze cvik

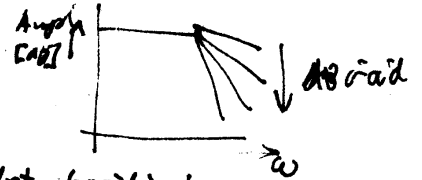


6. Sallen-key 2. řádu



DP - $Z_1, Z_2 - R$
 $Z_3, Z_4 - C$
 HP - $Z_1, Z_2 - C$
 $Z_3, Z_4 - R$

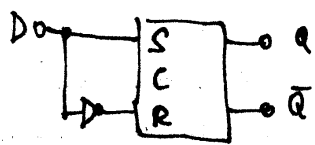
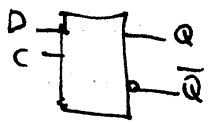
Amplitudová charakteristika má ploché průběhy v propustném pásmu.



7. Rozdíl mezi 1. KV a 2KV řízením

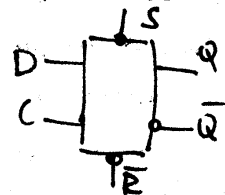
- 1. KV - jednodušší, unipolární moduly, nemají ovládat brzdění nebo při rekuperaci
- 2. KV - řízení při rekuperaci i brzdění, bipolární i unipolární moduly

Zmůčka klopného obvodu D

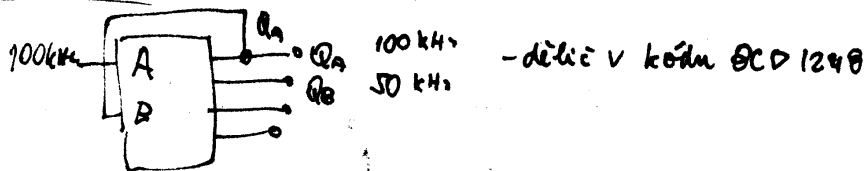


D	Qn
0	0
1	1

Řízení tranzistorů



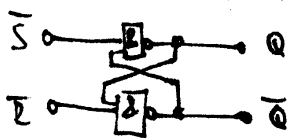
S	R	C	D	Q	Q-bar
0	1	x	x	1	0
1	0	x	x	0	1
0	0	x	x	1	1
1	1	1	1	0	1
1	1	0	0	1	1
1	1	0	1	1	0



- dělič v kódu BCD 1248

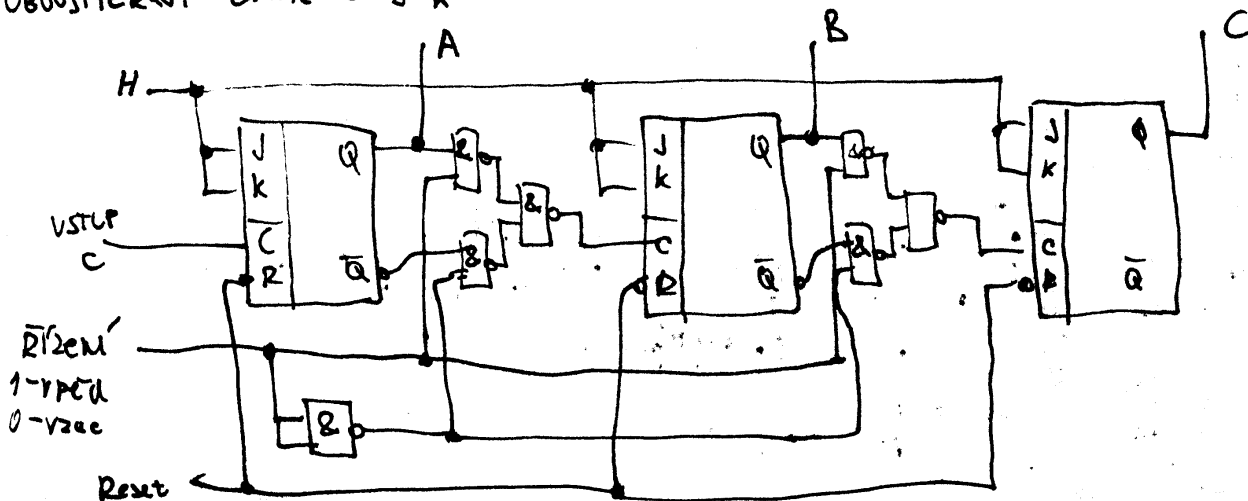
Typické napěťové napětí TTL: $5V \pm 5\%$ $74xx$ CMOS - $3 \div 16V$ (HCMOS $2 \div 7V$)
 $5V \pm 10\%$ $54xx$ $4.5 \div 15V$

R-S z NANDů

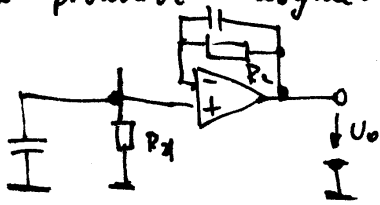


S	R	Q	Q-bar
0	0	1	0
0	1	0	1
1	0	1	0
1	1	Q1	Q2

Obousměrný čítač s J-K



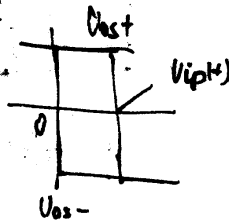
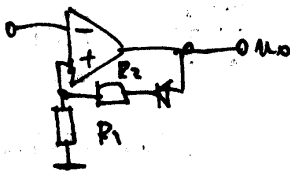
1. Měření proudové asymetrie



$$I_{os} = \frac{U_o}{R_2} \quad R_1 = R_2$$

2. Statická charakteristika obvodu s OZ a diodou ve zpětné vazbě

3. Invert. komparátor s diodou.



$$U_{ipt} = U_f \frac{R_1 + R_2}{R_2} - U_{os(-)} \frac{R_1}{R_2}$$

4. Signály u paměti

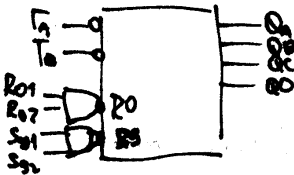
A - adresní, D - datové vstupy/výstupy na datové sběrnici
 Cs - chipselect, WE - Write Enable, OE - Output Enable

5. Typy paměti podle způsobu zápisu

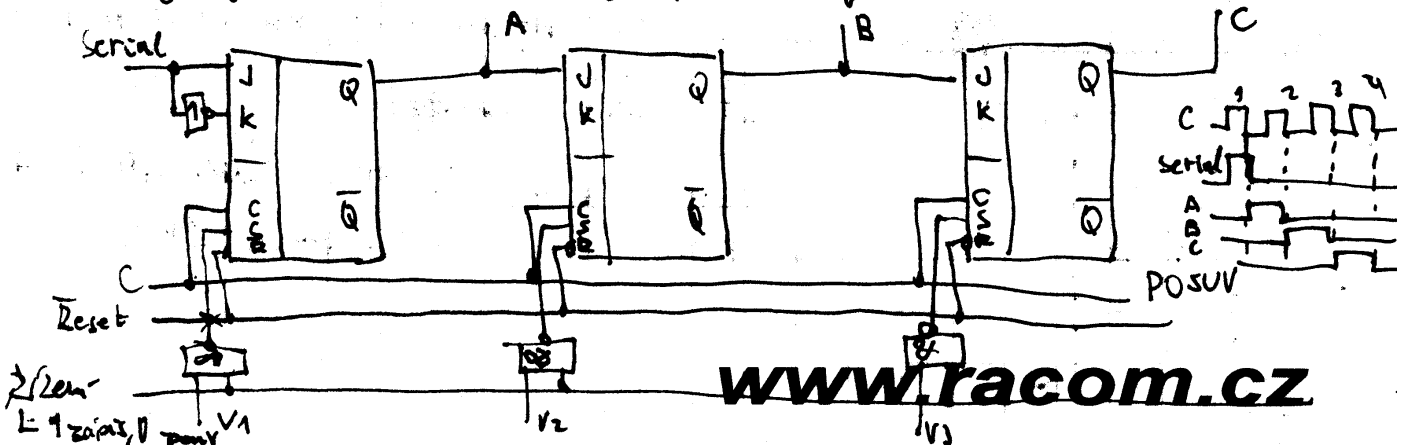
- PROM - programovatelná na zakázku výroben 1x
- EPROM - Erasable PROM - programovatelná, možnost vymození (tržba V zaform)
- EEPROM - non-volatile elektricky mazatelná PROM, možnost zaprogramovat některé buňky za provozu, FLASH-ROAM
- RAM - zápis a čtení máme k libovolné části.

6. Popis čítače 7490 - desítkový čítač upřed v kódu BCD 242

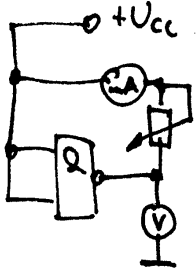
- obsahuje 4x J-K
- symetrický dělič 10 2, 5, 4, 5, 6, 8, 9



7. Posuvný registr 3 bit. (seriový + paralel. vstup)

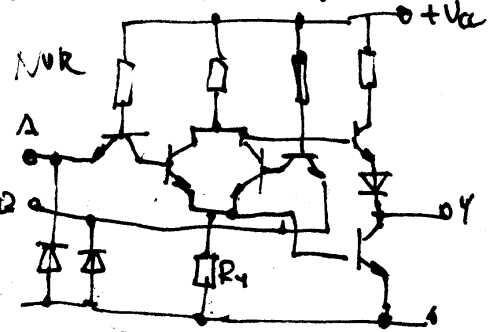
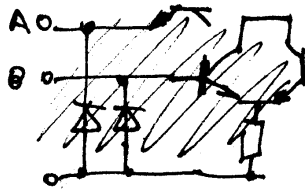
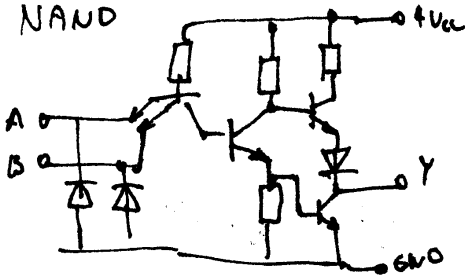


8. Výstupní charakteristika NAND v log. 0.

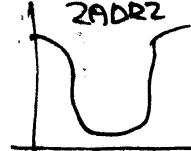
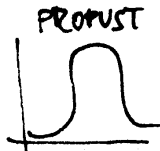
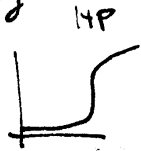
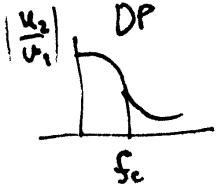


9. Třífázové hradlo - pro propozitivní sběrnic, mimo síťové log. 0 a log. 1 lze uvést ještě do stavu vysoké impedance, kdy jsou oba výstupní tranzistory zatřeny.

NAND



11. 4. základní filtry

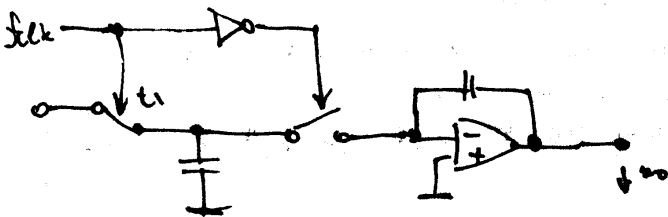


- selektivní obvod co propuští jen určité signály
Pasivní / Aktivní



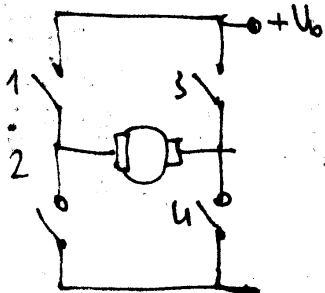
12. Princip filtrů se spirálními kondenzátory

- rezistory se nahradí periodicky spirálními kondenzátory, což umožňuje změnu jejich ekvivalentní odporu následně možností přeladění úpravou přepínacího signálu (kmitočet).



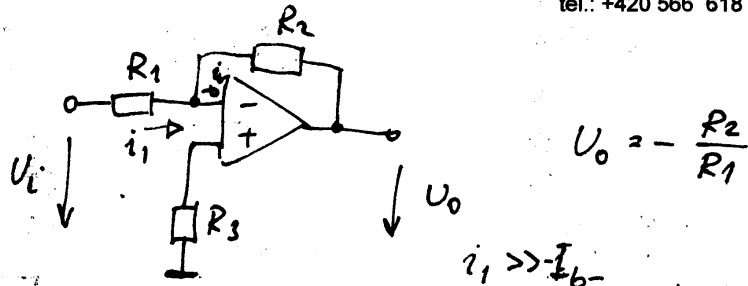
13. Princip PWM - pulsní šířkové modulace, na vstupu řídicí signál na výstupu signál modulovaný, kterým se ovládá výkonový spínač

14. 4. kvadrant. řízení - musíme řízení pro oba směry, rekuperaci do sítě i řízení brzdění - nutnost bipolární modulace



1,4 - PWM1 spínací MOSFET tranzistory $I \sim 10A$
2,3 - PWM2 IGBT pro 50-100A

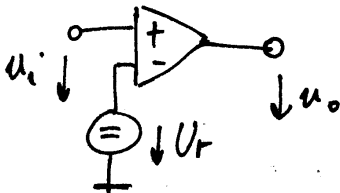
1. Invertující OZ



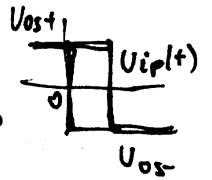
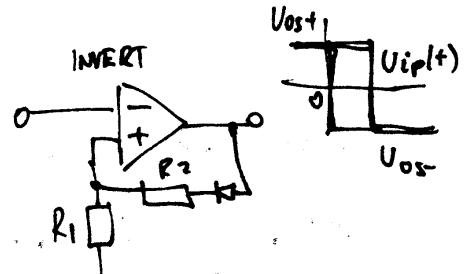
$$U_o = - \frac{R_2}{R_1} U_i$$

R_3 - kompenzuje proudovou nevyvážení zesilovače
 $i_1 \gg -I_{b-}$

2. Komparátor s diodou

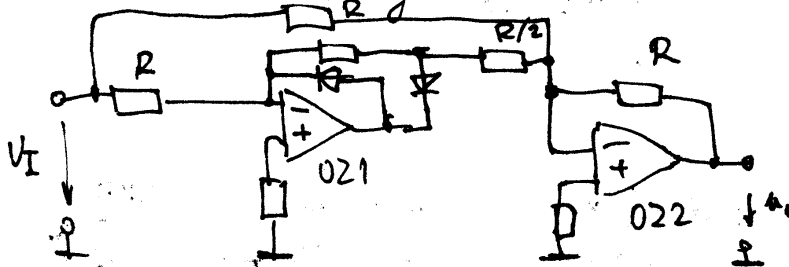


U_o se mění $U_{os(+)} / U_{os(-)}$



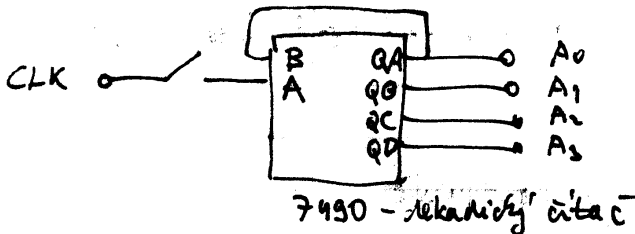
$$U_{ip(+)} = U_r \cdot \frac{R_1 + R_2}{R_2} - U_{os(-)} \frac{R_1}{R_2}$$

3. Jevod absolutní nuly



021 - jednoduchý usměrňovač
 022 - směřovaný zesilovač

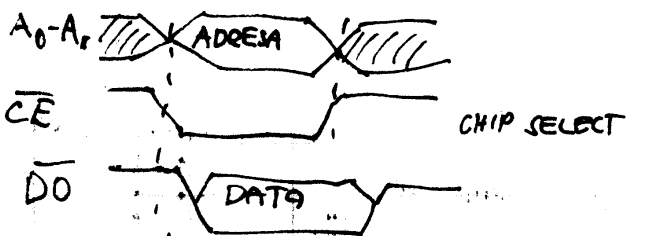
4. Zapojení paměti pro čtení z adres 0-9



$\overline{CS} 1, \overline{OE} 0; \overline{CS} 1, \overline{WE}$

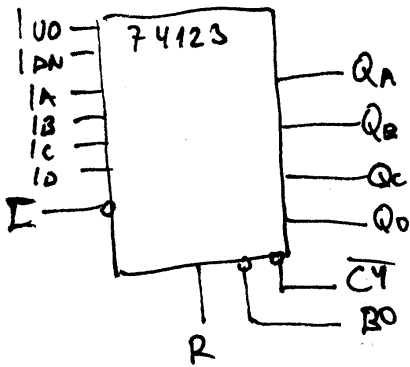
7490 - dekadický čítač

5. Čtení z paměti RWM

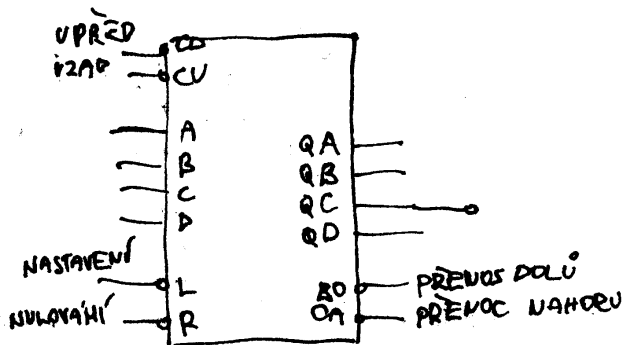


→ od adresy do platných dat

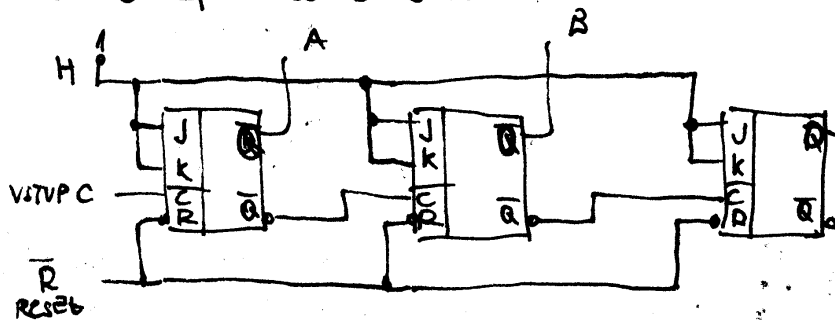
6. Zpřepojení 72193 jako modulu 4



74193

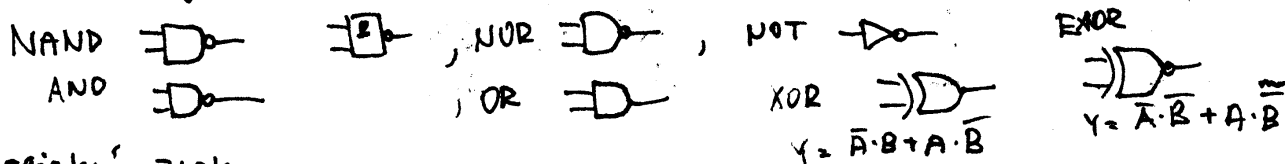


7. Čítač zpět ze 3 J-K



J	K	Q	Q̄
0	0	0	1
0	1	0	0
1	0	1	0
1	1	1	0

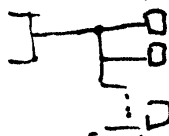
8. Základní logické čteny



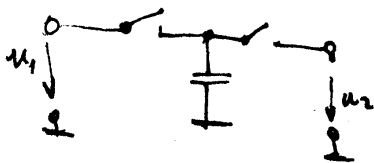
9. Logický zisk

více kolik dolních odvodů může být připojeno na výstup daného odvodu (při zaručené log. úrovni) v TTL 10 - upr $I_{OH} = +400 \mu A$, $I_{IH} = 40 \mu A$

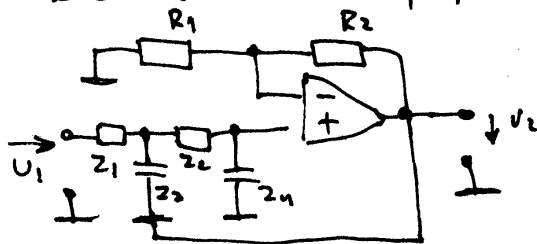
$$\frac{400}{40} = 10$$



10. Porovnání filtrů křesky x spinový kondenzátor



11. Butterworth - dolní propust

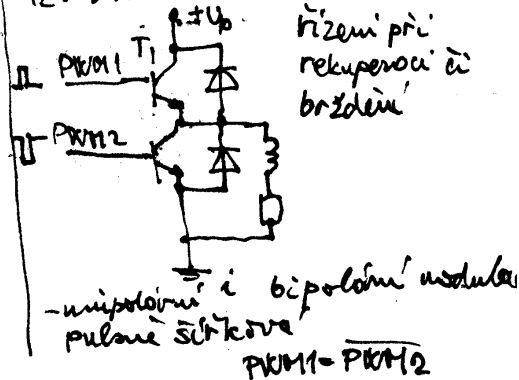


$$B_n = p^2 + 2\zeta\omega p + \omega^2$$

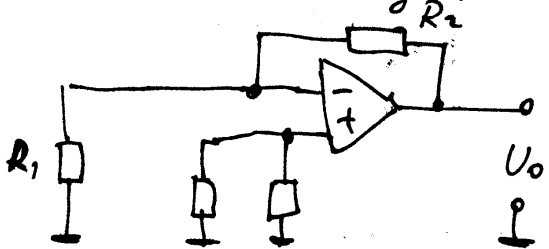
$$A_{\omega_0} = 3 - 2\zeta = 1 + \frac{R_2}{R_1}$$

$$\omega_c = \frac{1}{2\pi f_c} = \frac{1}{RC}$$

12. Dvoukvadrantové řízení



1. Schéma a vztahy pro měření vstupní kopěťové neznámé

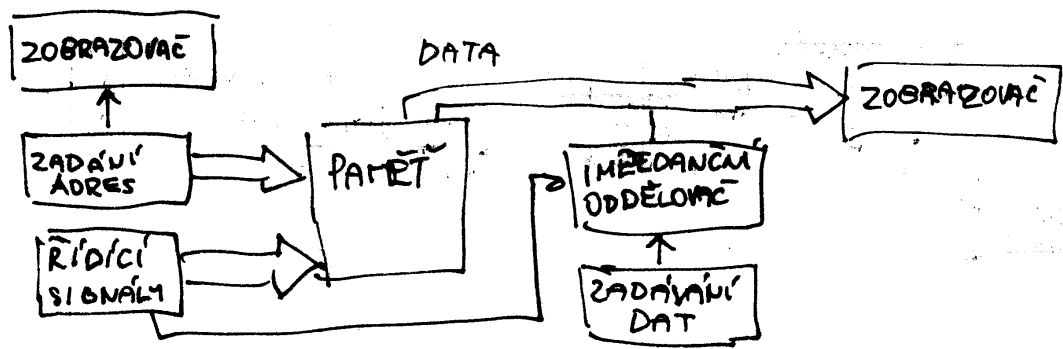


$$\frac{R_2}{R_1} = A_u \quad \text{pro } U_{out} = \frac{U_0}{100}$$

2. Zenerová se zmerkem ve zpětné vazbě $U_{z1} = 15V, U_{z2} = 6V, R_1 = 40k, R_2 = 20k$

3. Dioda ve zpětné vazbě

4. Měření paměti - blokové schéma

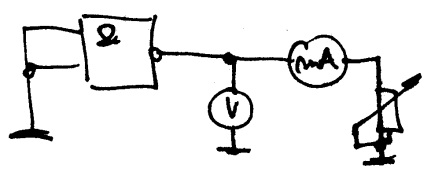


5. Rozdíl mezi sekvenčním a kombinačním log. obvodem.

↳ výstupní signály závislé pouze
 závisí na hodnotách na kombinaci vstupů
 vstupu a na hodnotách vnitřních prvků

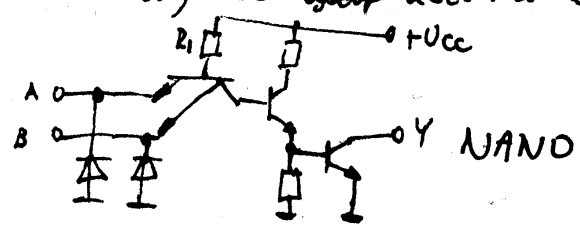
Synchronní - hodinový signál propojuje všechny KO a jejich stav se mění současně
 asynchronní - CLK pouze na 1 obrot a další mají připravené vstupy na výstupy předchozích

8. Vstupní dvohodnotovost při log 1. u TTL NAND

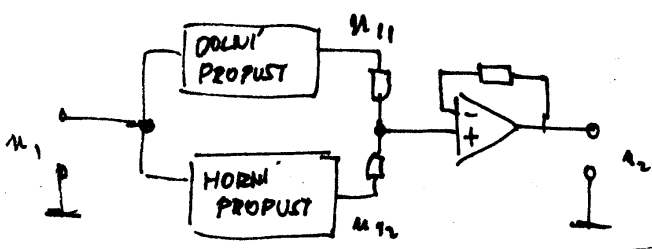
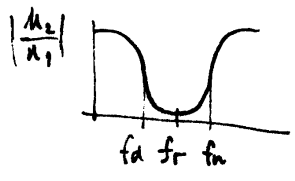


9. Co je hradlo s otevřeným kolektorem

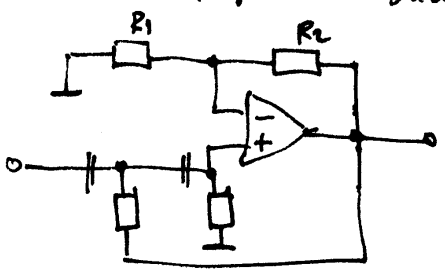
- Umocnění připojení ke signálové sběrnici, mezi vstupem a sběrnici kypajem' V_{cc} zapojit proudový rezistor



11. Realizace a princip pasivní zatřže.



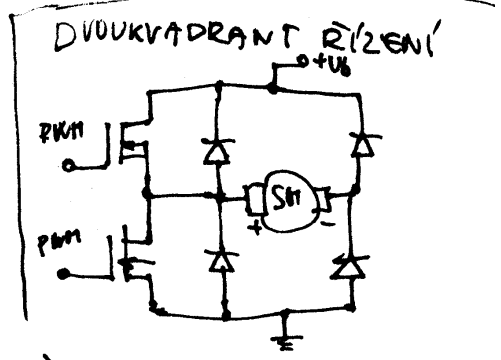
12. Horní propust - Butterworth $f_c = 2 \text{ kHz}$



$$B_n = p^2 + 2kwp + \omega^2$$

$$A_{uo} = 3 - 2k = 1 + \frac{R_2}{R_1}$$

$$\omega_c = \frac{1}{2\pi f_c} = \frac{1}{RC}$$



14. Blokové schéma přípravy pro měření na ferrorezistoru

PWM modulátor

